EL. DI. Elettronica Digitale s.n.c.
Via Giulio Pastore 37 - 25040 Corte Franca (BS) – ITALIA
Codice Fiscale e Partita IVA: IT00849000179
☎ & 🖷 + 39 030 984612 – Pec: eldisnc@pec.it
info@eldisnc.com – Web: www.eldisnc.com

SIGLA DI ORDINAZIONE PER DISPLAY

1	2	3	4	5	6	7	8

Per ordinare un gruppo di **N** display,
completi di spalle, premettere **N** alla sigla

1 Tipo di montaggio:
F ..... montaggio frontale
R ..... montaggio da retro

2 Colore:
N ..... nero

3 Tipo di display:
V1 ..... larghezza 8 mm cifra h. 9,2 mm
V2 ..... larghezza 16 mm cifra h. 13 mm

4 Colore del display:
R ..... rosso (standard)
V ..... verde
G ..... giallo
S ..... colore da specificare all'ordine

5 Tipo di circuito stampato:
vedi disegno

6 Uscite:
1 .....stagnate (standard)
3 .....pin stagnati per circuito stampato
4 .....pin dorati per Mini-Wire-Wrap
6 .....connettore maschio12 poli Panduit MAS-CON

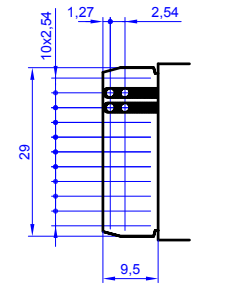
7 Tipo di logica impiegata:
A.....anodo comune (senza logica)
K.....catodo comune (senza logica)
L .....segnalatore a LED (senza logica)
C .....logica CMOS decimale (BCD) (5, 12, 15, 24V)
E.....logica CMOS esadecimale (5, 12, 15V)
X.....logica CMOS esadecimale (24V)

8 Esecuzione:
vedi pagine successive

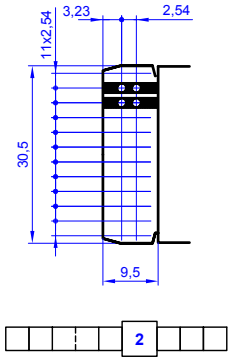
Esempio di ordinazione: 4FNV2R33C5:
gruppo di 4 display colore rosso
montaggio frontale
larghezza display 16 mm ogni cifra
logica decimale (BCD) CMOS 24
volt circuito lungo con pin stagnati.

DIMENSIONI

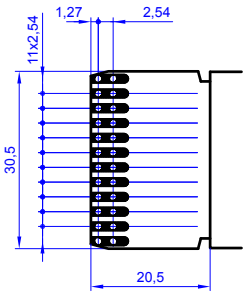
TIPO DI CIRCUITO STAMPATO



1

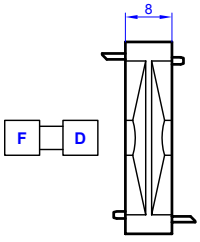


2

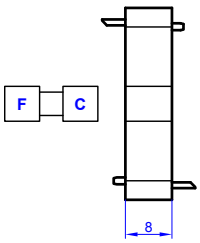


3

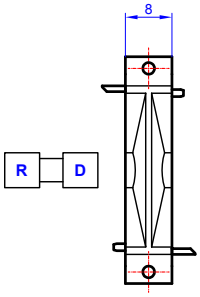
DIVISORE



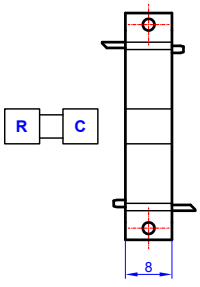
ELEMENTO DI SIMMETRIA



DIVISORE

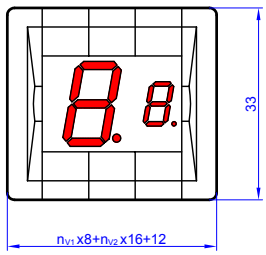


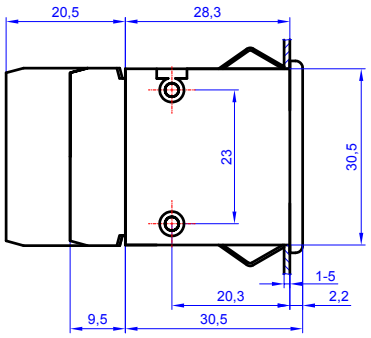
ELEMENTO DI SIMMETRIA



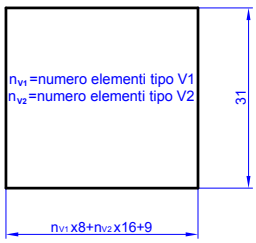
TIPO FRONTALE

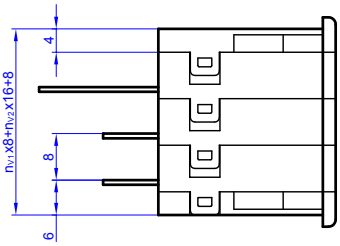
F





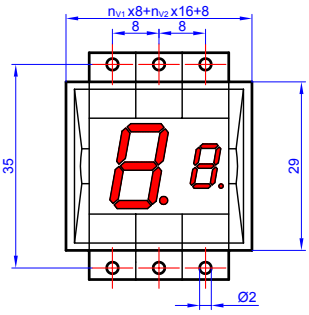
DIMA DI FORATURA

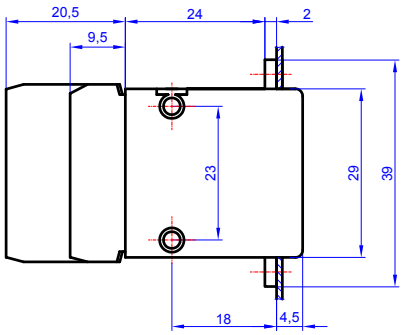




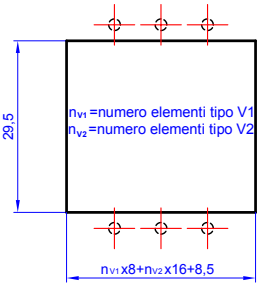
TIPO DA RETRO

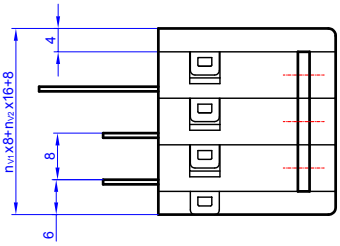
R





DIMA DI FORATURA





EL. DI. Elettronica Digitale s.n.c.
Via Giulio Pastore 37 - 25040 Corte Franca (BS) – ITALIA
Codice Fiscale e Partita IVA: IT00849000179
☎ & 🖷 + 39 030 984612 – Pec: eldisnc@pec.it
info@eldisnc.com – Web: www.eldisnc.com

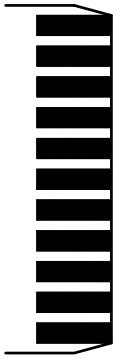
DISPLAY SENZA LOGICA, PUNTO DECIMALE A DESTRA

A1: 7 SEGMENTI, ANODO COMUNE
K1: 7 SEGMENTI, CATODO COMUNE

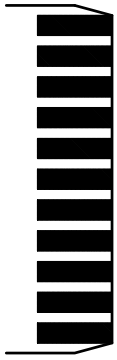
A3: ± 1 ANODO COMUNE
K3: ± 1 CATODO COMUNE

L1: INDICATORE A 1 LED
L2: INDICATORE A 2 LED
L3: INDICATORE A 3 LED

11	X: ANODO PER TIPI "A" CATODO PER TIPI "K"
10	
9	SEGMENTO "A"
8	SEGMENTO "B"
7	SEGMENTO "C"
6	SEGMENTO "D"
5	SEGMENTO "E"
4	SEGMENTO "F"
3	SEGMENTO "G"
2	
1	DP: PUNTO DECIMALE



11	X: ANODO PER TIPI "A" CATODO PER TIPI "K"
10	
9	
8	SEGMENTO "B"
7	SEGMENTO "C"
6	
5	
4	SEGMENTO "+"
3	SEGMENTO "-"
2	
1	DP: PUNTO DECIMALE



11	RESISTENZA	LED 1
10	ANODO	LED 1
9	CATODO	LED 1
8		
7	RESISTENZA	LED 2
6	ANODO	LED 2
5	CATODO	LED 2
4		
3	RESISTENZA	LED 3
2	ANODO	LED 3
1	CATODO	LED 3

Combinazioni disponibili:

..V1R1.A1 ..V2R1.A1
..V1R1.K1 ..V2R1.K1

Combinazioni disponibili:

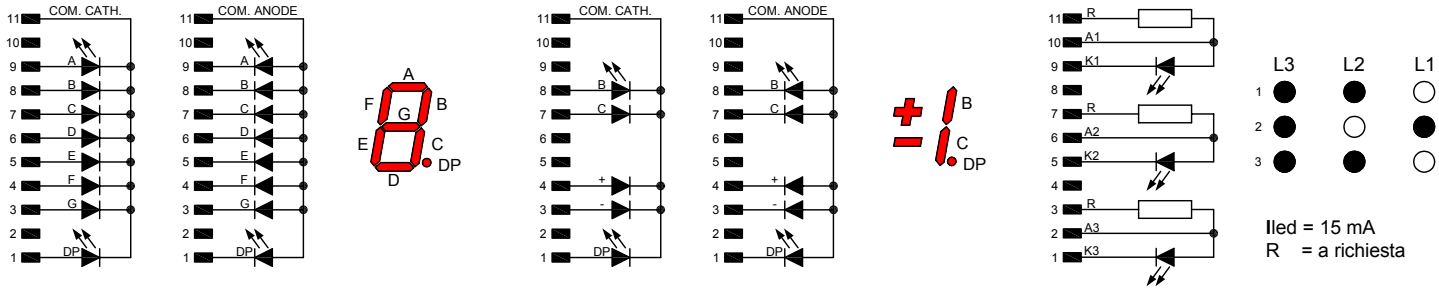
..V2R1.A3
..V2R1.K3 ..V2R1.K3

Combinazioni disponibili:

..V1.1.L1 ..V1S1.L2
..V1S1.L3

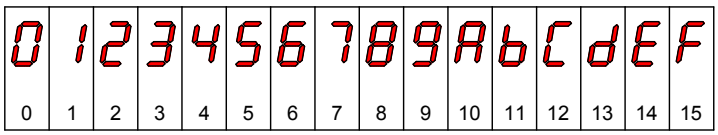
SCHEMI ELETTRICI DISPLAY

K1 A1 K3 A3 L1-L2-L3



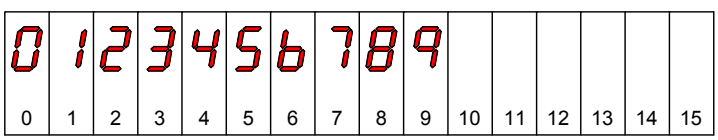
FORMATO DISPLAY

TIPO 1



0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
0	1	2	3	4	5	6	7	8	9	A	b	C	d	E	F	DISPLAY
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	DATA INPUT

TIPO 2



0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
0	1	2	3	4	5	6	7	8	9							DISPLAY
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	DATA INPUT

EL. DI. Elettronica Digitale s.n.c.
Via Giulio Pastore 37 - 25040 Corte Franca (BS) – ITALIA
Codice Fiscale e Partita IVA: IT00849000179
☎ & 🖷 + 39 030 984612 – Pec: eldisnc@pec.it
info@eldisnc.com – Web: www.eldisnc.com

C1

DISPLAY A SETTE SEGMENTI + PUNTO DECIMALE, INGRESSI BCD A 24 V (**NPN**)
LOGICA INTERNA: C-MOS - ALIMENTAZIONE: 24 V cc ±20%

Ingressi in logica positiva ad alto livello 24 V (quale da controllori programmabili), di tipo NPN completo di decodificatore decimale, memoria (ingresso EL), test prova segmenti (ingresso LT) e spegnimento del display (ingresso BI).
Colore standard del display: rosso. Formato del display: tipo 2 con punto decimale a destra.

DATI TECNICI

Altezza carattere	per tipo V2		13	mm
	per tipo V1		9	mm
Tensione di alimentazione		V_{al}	18 — 30	V
Corrente di alimentazione a V_{al} = 24 V		I_{al}	40	mA
Tensione massima di ingresso		V_{in} max	-0,5 V — V_{al} + 0,5	V
Tensione di ingresso a livello basso	massima	V_{in}	-3,5 — V_{al} / 3	V
Tensione di ingresso a livello alto	minima	V_{in}	2/3 V_{al} — V_{al} + 0,5	V
Corrente di ingresso @V_{in} = 0		I_{in}	-2,4	mA
Corrente di ingresso @ V_{in} = 24 V		I_{in}	2	µA
Corrente di ingresso punto decimale @ V_{in} = 24 V		I_{dp}	5	mA

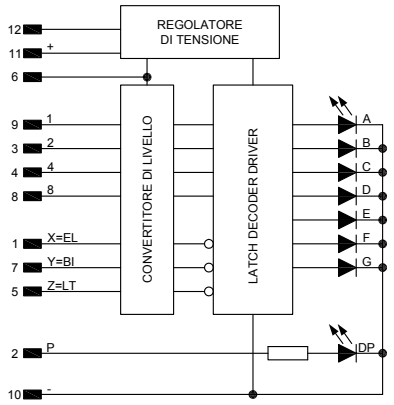
TABELLA DELLA VERITÀ

EL	BI	LT	8	4	2	1	DISPLAY
X	X	L	X	X	X	X	8
X	L	H	X	X	X	X	SPENTO
L	H	H	L	L	L	L	0
L	H	H	L	L	L	H	1
L	H	H	L	L	H	L	2
L	H	H	L	L	H	H	3
L	H	H	L	H	L	L	4
L	H	H	L	H	L	H	5
L	H	H	L	H	H	L	6
L	H	H	L	H	H	H	7
L	H	H	H	L	L	L	8
L	H	H	H	L	L	H	9
L	H	H	H	L	H	L	SPENTO
L	H	H	H	L	H	H	SPENTO
L	H	H	H	H	L	L	SPENTO
L	H	H	H	H	L	H	SPENTO
L	H	H	H	H	H	L	SPENTO
L	H	H	H	H	H	H	SPENTO
H	H	H	X	X	X	X	MEMORIZZATO[1]

1) Il dato è memorizzato durante la transizione L→ H dell'ingresso EL.
H=livello alto X=indifferente L=livello basso

ATTENZIONE !!
Gli ingressi sono polarizzati a livello ALTO (R=10 KΩ) perciò:
ingresso libero = livello alto
Per un funzionamento normale
EL deve essere **BASSO**.

SCHEMA ELETTRICO DISPLAY C1



COLLEGAMENTI

PER TIPO **V2** (16 mm)

	NON COLLEGARE!! (usato internamente)
(+)	ALIMENTAZIONE 24 V
(-)	0 V (massa)
(1)	INGRESSO DATI BCD "1"
(8)	INGRESSO DATI BCD "8"
(Y)	BLANKING (con segnale BASSO spegne tutti i segmenti)
	V logica interna (per accensione punto decimale)
(Z)	LAMP TEST (con segnale BASSO accende tutti i segmenti)
(4)	INGRESSO DATI BCD "4"
(2)	INGRESSO DATI BCD "2"
(P)	PUNTO DECIMALE (collegare al pin n° 6 per l'accensione)
(X)	ENABLE LATCH (L = trasparente; H = memorizza)

PER TIPO **V1** (8 mm)

NON COLLEGARE!!
ALIMENTAZIONE 24 V
INSERIRE LA RESISTENZA ALLEGATA (470 Ω 1 W) TRA IL PIN N° 11 E IL PIN N° 6

TUTTI I RIMANENTI PIN: MEDESIMA FUNZIONE

N.B.: Con display in posizione normale (punto decimale in basso a destra), il pin n° 1 è il più in basso, il pin n° 12 è il più in alto.

EL. DI. Elettronica Digitale s.n.c.
Via Giulio Pastore 37 - 25040 Corte Franca (BS) – ITALIA
Codice Fiscale e Partita IVA: IT00849000179
☎ & 🖷 + 39 030 984612 – Pec: eldisnc@pec.it
info@eldisnc.com – Web: www.eldisnc.com

C2-C3-C4

DISPLAY A SETTE SEGMENTI + PUNTO DECIMALE, INGRESSI BCD
LOGICA INTERNA: C-MOS - ALIMENTAZIONE: C2= 15V; C3= 5V; C4= 12V ±20%

Ingressi in logica positiva completo di decodificatore decimale, memoria (ingresso EL), test prova segmenti ingresso LT) e spegnimento del display (ingresso BI).
Colore standard del display: rosso. Formato del display: tipo 2 con punto decimale a destra.

DATI TECNICI

Tipo			C3	C4	C2	
Altezza carattere	per tipo V2		13			mm
	per tipo V1		9			mm
Tensione di alimentazione		V_{al}	5	12	15	V
Corrente di alimentazione		I_{al}	90			mA
Tensione massima di ingresso		V_{in} max	-0,5 V — V_{al} + 0,5			V
Tensione di ingresso a livello basso	massima	V_{in}	1,5	4	5	V
Tensione di ingresso a livello alto	minima	V_{in}	3,5	9	11	V
Corrente di ingresso @V_{in} = 0		I_{in}	-2 max			µA
Corrente di ingresso @ V_{in} = V_{al}	(V_{in} / 100 KΩ)	I_{in}	0,05	0,12	0,15	mA
Corrente di ingresso punto decimale		I_{dp}	12			mA

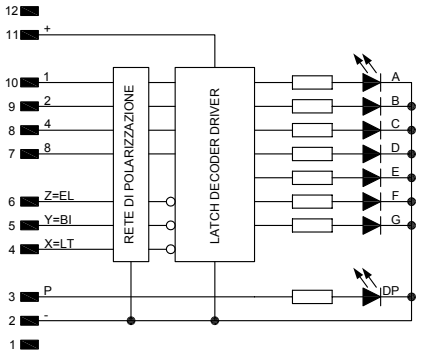
TABELLA DELLA VERITÀ

EL	BI	LT	8	4	2	1	DISPLAY
X	X	L	X	X	X	X	8
X	L	H	X	X	X	X	SPENTO
L	H	H	L	L	L	L	0
L	H	H	L	L	L	H	1
L	H	H	L	L	H	L	2
L	H	H	L	L	H	H	3
L	H	H	L	H	L	L	4
L	H	H	L	H	L	H	5
L	H	H	L	H	H	L	6
L	H	H	L	H	H	H	7
L	H	H	H	L	L	L	8
L	H	H	H	L	L	H	9
L	H	H	H	L	H	L	SPENTO
L	H	H	H	L	H	H	SPENTO
L	H	H	H	H	L	L	SPENTO
L	H	H	H	H	L	H	SPENTO
L	H	H	H	H	H	L	SPENTO
L	H	H	H	H	H	H	SPENTO
H	H	H	X	X	X	X	MEMORIZZATO[1)]

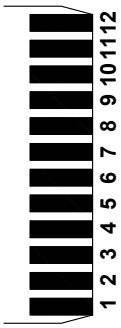
1) Il dato è memorizzato durante la transizione L→ H dell'ingresso EL.
H=livello alto X=indifferente L=livello basso

ATTENZIONE !!
Gli ingressi sono polarizzati a livello BASSO (R=100 KΩ) perciò:
ingresso libero = livello basso

SCHEMA ELETTRICO DISPLAY C2-C3-C4



COLLEGAMENTI



n.c.
Vcc
INGRESSO DATI BCD “1”
INGRESSO DATI BCD “2”
INGRESSO DATI BCD “4”
INGRESSO DATI BCD “8”
EL: ENABLE LATCH (attivo “L”)
BI: BLANKING (attivo “L”).
LT: LAMP TEST (attivo “L”).
DP:PUNTO DECIMALE LIMITATO (attivo a Vcc)
0 V
n.c.

COMBINAZIONI DISPONIBILI

..V1R3.C2	..V1R3.C3	..V1R3.C4
..V2R3.C2	..V2R3.C3	..V2R3.C4

N.B.: Con display in posizione normale (punto decimale in basso a destra), il pin n° 1 è il più in basso, il pin n° 12 è il più in alto.

EL. DI. Elettronica Digitale s.n.c.
Via Giulio Pastore 37 - 25040 Corte Franca (BS) – ITALIA
Codice Fiscale e Partita IVA: IT00849000179
☎ & 🖷 + 39 030 984612 – Pec: eldisnc@pec.it
info@eldisnc.com – Web: www.eldisnc.com

C5

DISPLAY A SETTE SEGMENTI + PUNTO DECIMALE, INGRESSI BCD A 24 V (**PNP**)
LOGICA INTERNA: C-MOS - ALIMENTAZIONE: 24 V cc ±20%

Ingressi in logica positiva ad alto livello 24 V (quale da controllori programmabili), di tipo PNP completo di decodificatore decimale, memoria (ingresso EL), test prova segmenti (ingresso LT) e spegnimento del display (ingresso BI).
Colore standard del display: rosso. Formato del display: tipo 2 con punto decimale a destra.

DATI TECNICI

Altezza carattere	per tipo V2		13	mm
	per tipo V1		9	mm
Tensione di alimentazione		V_{al}	18 — 30	V
Corrente di alimentazione a V_{al} = 24 V		I_{al}	40	mA
Tensione massima di ingresso		V_{in} max	-0,5 V — V_{al} + 0,5	V
Tensione di ingresso a livello basso	massima	V_{in}	-3,5 — V_{al} / 3	V
Tensione di ingresso a livello alto	minima	V_{in}	2/3 V_{al} — V_{al} + 0,5	V
Corrente di ingresso @V_{in} = 0		I_{in}	-5	µA
Corrente di ingresso @ V_{in} = 24 V	(V_{in} / 10 KΩ)	I_{in}	2,5	mA
Corrente di ingresso punto decimale @ V_{in} = 24 V		I_{dp}	5	mA

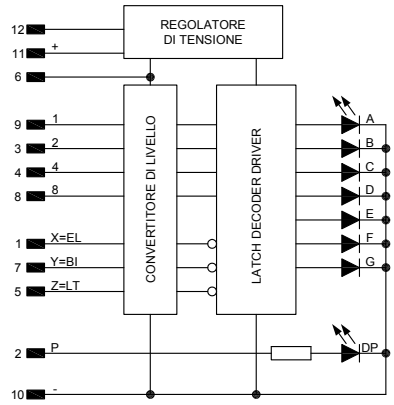
TABELLA DELLA VERITÀ

EL	BI	LT	8	4	2	1	DISPLAY
X	X	L	X	X	X	X	8
X	L	H	X	X	X	X	SPENTO
L	H	H	L	L	L	L	0
L	H	H	L	L	L	H	1
L	H	H	L	L	H	L	2
L	H	H	L	L	H	H	3
L	H	H	L	H	L	L	4
L	H	H	L	H	L	H	5
L	H	H	L	H	H	L	6
L	H	H	L	H	H	H	7
L	H	H	H	L	L	L	8
L	H	H	H	L	L	H	9
L	H	H	H	L	H	L	SPENTO
L	H	H	H	L	H	H	SPENTO
L	H	H	H	H	L	L	SPENTO
L	H	H	H	H	L	H	SPENTO
L	H	H	H	H	H	L	SPENTO
L	H	H	H	H	H	H	SPENTO
H	H	H	X	X	X	X	MEMORIZZATO[1]

1) Il dato è memorizzato durante la transizione L→ H dell'ingresso EL.
H=livello alto X=indifferente L=livello basso

ATTENZIONE !!
Gli ingressi sono polarizzati a livello BASSO (R=10 KΩ) perciò:
ingresso libero = livello basso.
Per un funzionamento normale **LT** e **BI** devono essere **ALTI**.

SCHEMA ELETTRICO DISPLAY C5



COLLEGAMENTI

PER TIPO **V2** (16 mm)

12		NON COLLEGARE!! (usato internamente)
11	(+)	ALIMENTAZIONE 24 V
10	(-)	0 V (massa)
9	(1)	INGRESSO DATI BCD "1"
8	(8)	INGRESSO DATI BCD "8"
7	(Y)	BLANKING (con segnale BASSO spegne tutti i segmenti)
6		V logica interna (per accensione punto decimale)
5	(Z)	LAMP TEST (con segnale BASSO accende tutti i segmenti)
4	(4)	INGRESSO DATI BCD "4"
3	(2)	INGRESSO DATI BCD "2"
2	(P)	PUNTO DECIMALE (collegare al pin n° 6 per l'accensione)
1	(X)	ENABLE LATCH (L = trasparente; H = memorizza)

PER TIPO **V1** (8 mm)

NON COLLEGARE!!
ALIMENTAZIONE 24 V
INSERIRE LA RESISTENZA ALLEGATA (470 Ω 1 W) TRA IL PIN N° 11 E IL PIN N° 6

TUTTI I RIMANENTI PIN: MEDESIMA FUNZIONE

N.B.: Con display in posizione normale (punto decimale in basso a destra), il pin n° 1 è il più in basso, il pin n° 12 è il più in alto.

EL. DI. Elettronica Digitale s.n.c.
Via Giulio Pastore 37 - 25040 Corte Franca (BS) – ITALIA
Codice Fiscale e Partita IVA: IT00849000179
☎ & 🖷 + 39 030 984612 – Pec: eldisnc@pec.it
info@eldisnc.com – Web: www.eldisnc.com

E2-E3-E4

DISPLAY A SETTE SEGMENTI + PUNTO DECIMALE, INGRESSI ESADECIMALI
LOGICA INTERNA: C-MOS - ALIMENTAZIONE: E2 = 15V; E3 = 5V; E4 = 12V ±20%.

Ingressi in logica positiva completo di decodificatore esadecimale, memoria (ingresso EL).
Colore standard del display: rosso. Formato del display: tipo 1 con punto decimale a destra.

DATI TECNICI

Tipo			E3	E4	E2	
Altezza carattere	per tipo V2			13		mm
	per tipo V1			9		mm
Tensione di alimentazione		Val	5	12	15	V
Corrente di alimentazione		Ial		90		mA
Tensione massima di ingresso		Vin max		-0,5 V — Val + 0,5		V
Tensione di ingresso a livello basso	massima	Vin		1,5		V
Tensione di ingresso a livello alto	minima	Vin	3,5	9	11	V
Corrente di ingresso @Vin = 0		Iin		-2 max		µA
Corrente di ingresso @ Vin = Val	(Vin / 100 KΩ)	Iin	0,05	0,12	0,15	mA
Corrente di ingresso punto decimale		Idp		12		mA

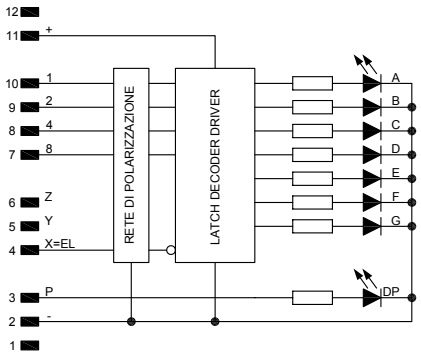
TABELLA DELLA VERITÀ

EL	"8"	"4"	"2"	"1"	DISPLAY
L	L	L	L	L	0
L	L	L	L	H	1
L	L	L	H	L	2
L	L	L	H	H	3
L	L	H	L	L	4
L	L	H	L	H	5
L	L	H	H	L	6
L	L	H	H	H	7
L	H	L	L	L	8
L	H	L	L	H	9
L	H	L	H	L	A
L	H	L	H	H	b
L	H	H	L	L	C
L	H	H	L	H	d
L	H	H	H	L	E
L	H	H	H	H	F

1) Il dato è memorizzato durante la transizione L→ H dell'ingresso EL.
H=livello alto X=indifferente L=livello basso

ATTENZIONE !!
Gli ingressi sono polarizzati a livello BASSO (R=100 KΩ) perciò:
ingresso libero = livello basso.

SCHEMA ELETTRICO DISPLAY E2-E3-E4



COLLEGAMENTI

12 n.c
11 Vcc
10 INGRESSO DATI BCD "1"
9 INGRESSO DATI BCD "2"
8 INGRESSO DATI BCD "4"
7 INGRESSO DATI BCD "8"
6 n.c.
5 n.c.
4 EL: ENABLE LATCH (attivo "L")
3 DP: PUNTO DECIMALE LIMITATO (attivo a Vcc)
2 0 V
1 n.c.

COMBINAZIONI DISPONIBILI

..V1R3.E2	..V1R3.E3	..V1R3.E4
..V2R3.E2	..V2R3.E3	..V2R3.E4

N.B.: Con display in posizione normale (punto decimale in basso a destra), il pin n° 1 è il più in basso, il pin n° 12 è il più in alto.

EL. DI. Elettronica Digitale s.n.c.
Via Giulio Pastore 37 - 25040 Corte Franca (BS) – ITALIA
Codice Fiscale e Partita IVA: IT00849000179
☎ & 🖷 + 39 030 984612 – Pec: eldisnc@pec.it
info@eldisnc.com – Web: www.eldisnc.com

X1

DISPLAY A SETTE SEGMENTI + PUNTO DECIMALE, INGRESSI ESADECIMALI A 24 V (**NPN**)
LOGICA INTERNA: C-MOS - ALIMENTAZIONE: 24 V cc ±20%

Ingressi in logica positiva ad alto livello 24 V (quale da controllori programmabili), di tipo NPN completo di decodificatore esadecimale, memoria (ingresso EL).
Colore standard del display: rosso. Formato del display: tipo 1 con punto decimale a destra.

DATI TECNICI

Altezza carattere	per tipo V2		13	mm
	per tipo V1		9	mm
Tensione di alimentazione		V_{al}	18 — 30	V
Corrente di alimentazione a V_{al} = 24 V		I_{al}	40	mA
Tensione massima di ingresso		V_{in} max	-0,5 V — V_{al} + 0,5	V
Tensione di ingresso a livello basso	massima	V_{in}	-3,5 — V_{al} / 3	V
Tensione di ingresso a livello alto	minima	V_{in}	2/3 V_{al} — V_{al} + 0,5	V
Corrente di ingresso @V_{in} = 0		I_{in}	-2,5	mA
Corrente di ingresso @ V_{in} = 24 V		I_{in}	2	µA
Corrente di ingresso punto decimale @ V_{in} = 24 V		I_{dp}	5	mA

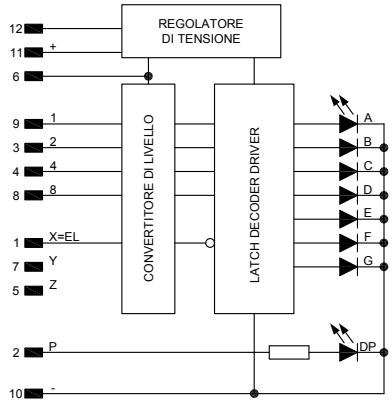
TABELLA DELLA VERITÀ

EL	8	4	2	1	DISPLAY
L	L	L	L	L	0
L	L	L	L	H	1
L	L	L	H	L	2
L	L	L	H	H	3
L	L	H	L	L	4
L	L	H	L	H	5
L	L	H	H	L	6
L	L	H	H	H	7
L	H	L	L	L	8
L	H	L	L	H	9
L	H	L	H	L	A
L	H	L	H	H	b
L	H	H	L	L	C
L	H	H	L	H	d
L	H	H	H	L	E
L	H	H	H	H	F
H	X	X	X	X	MEMORIZZATO[1]

1) Il dato è memorizzato durante la transizione L→ H dell'ingresso EL.
H=livello alto X=indifferente L=livello basso

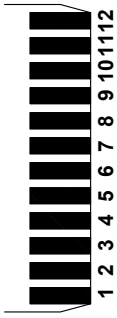
ATTENZIONE !!
Gli ingressi sono polarizzati a livello ALTO (R=10 KΩ) perciò:
ingresso libero = livello alto.
Per un funzionamento normale **EL** deve essere **BASSO**.

SCHEMA ELETTRICO DISPLAY X1



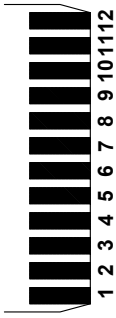
COLLEGAMENTI

PER TIPO **V2** (16 mm)



12		NON COLLEGARE!! (usato internamente)
11	(+)	ALIMENTAZIONE 24 V
10	(-)	0 V (massa)
9	(1)	INGRESSO DATI BCD "1"
8	(8)	INGRESSO DATI BCD "8"
7	(Y)	n.c.
6		V logica interna (per accensione punto decimale)
5	(Z)	n.c.
4	(4)	INGRESSO DATI BCD "4"
3	(2)	INGRESSO DATI BCD "2"
2	(P)	PUNTO DECIMALE (collegare al pin n° 6 per l'accensione)
1	(X)	ENABLE LATCH (L = trasparente ; H = memorizza)

PER TIPO **V1** (8 mm)



NON COLLEGARE!!
ALIMENTAZIONE 24 V
INSERIRE LA RESISTENZA ALLEGATA (470 Ω 1 W) TRA IL PIN N° 11ED IL PIN N° 6

TUTTI I RIMANENTI PIN: MEDESIMA FUNZIONE

N.B.: Con display in posizione normale (punto decimale in basso a destra), il pin n° 1 è il più in basso, il pin n° 12 è il più in alto.

EL. DI. Elettronica Digitale s.n.c.
Via Giulio Pastore 37 - 25040 Corte Franca (BS) – ITALIA
Codice Fiscale e Partita IVA: IT00849000179
☎ & 🖷 + 39 030 984612 – Pec: eldisnc@pec.it
info@eldisnc.com – Web: www.eldisnc.com

X5

DISPLAY A SETTE SEGMENTI + PUNTO DECIMALE, INGRESSI ESADECIMALI A 24 V (**PNP**)
LOGICA INTERNA: C-MOS - ALIMENTAZIONE: 24 V cc ±20%

Ingressi in logica positiva ad alto livello 24 V (quale da controllori programmabili), di tipo PNP completo di decodificatore esadecimale, memoria (ingresso EL).
Colore standard del display: rosso. Formato del display: tipo 1 con punto decimale a destra.

DATI TECNICI

Altezza carattere	per tipo V2		13	mm
	per tipo V1		9	mm
Tensione di alimentazione		V_{al}	18 — 30	V
Corrente di alimentazione a V_{al} = 24 V		I_{al}	40	mA
Tensione massima di ingresso		V_{in} max	-0,5 V — V_{al} + 0,5	V
Tensione di ingresso a livello basso	massima	V_{in}	-3,5 — V_{al} / 3	V
Tensione di ingresso a livello alto	minima	V_{in}	2/3 V_{al} — V_{al} + 0,5	V
Corrente di ingresso @V_{in} = 0		I_{in}	-2	µA
Corrente di ingresso @ V_{in} = 24 V		I_{in}	2,5	mA
Corrente di ingresso punto decimale @ V_{in} = 24 V		I_{dp}	5	mA

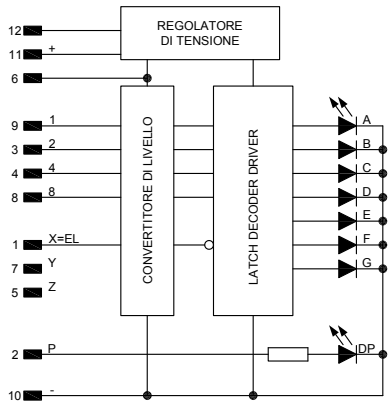
TABELLA DELLA VERITÀ

EL	8	4	2	1	DISPLAY
L	L	L	L	L	0
L	L	L	L	H	1
L	L	L	H	L	2
L	L	L	H	H	3
L	L	H	L	L	4
L	L	H	L	H	5
L	L	H	H	L	6
L	L	H	H	H	7
L	H	L	L	L	8
L	H	L	L	H	9
L	H	L	H	L	A
L	H	L	H	H	b
L	H	H	L	L	C
L	H	H	L	H	d
L	H	H	H	L	E
L	H	H	H	H	F
H	X	X	X	X	MEMORIZZATO[1)]

1) Il dato è memorizzato durante la transizione L→ H dell'ingresso EL.
H=livello alto X=indifferente L=livello basso

ATTENZIONE !!
Gli ingressi sono polarizzati a livello BASSO (R=10 KΩ) perciò:
ingresso libero = livello basso.

SCHEMA ELETTRICO DISPLAY X5



COLLEGAMENTI

PER TIPO **V2** (16 mm)

12		NON COLLEGARE!! (usato internamente)
11	(+)	ALIMENTAZIONE 24 V
10	(-)	0 V (massa)
9	(1)	INGRESSO DATI BCD "1"
8	(8)	INGRESSO DATI BCD "8"
7	(Y)	n.c.
6		V logica interna (per accensione punto decimale)
5	(Z)	n.c.
4	(4)	INGRESSO DATI BCD "4"
3	(2)	INGRESSO DATI BCD "2"
2	(P)	PUNTO DECIMALE (collegare al pin n° 6 per l'accensione):
1	(X)	ENABLE LATCH (L = trasparente ; H = memorizza)

PER TIPO **V1** (8 mm)

NON COLLEGARE!!
ALIMENTAZIONE 24 V
INSERIRE LA RESISTENZA ALLEGATA (470 Ω 1 W) TRA IL PIN N° 11 E IL PIN N° 6

TUTTI I RIMANENTI PIN: MEDESIMA FUNZIONE

N.B.: Con display in posizione normale (punto decimale in basso a destra), il pin n° 1 è il più in basso, il pin n° 12 è il più in alto.